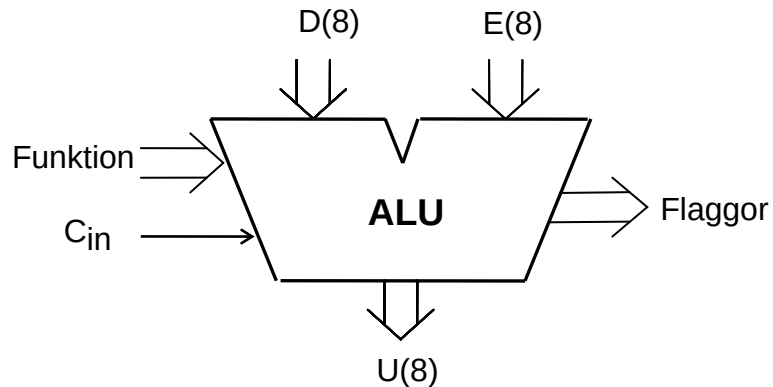


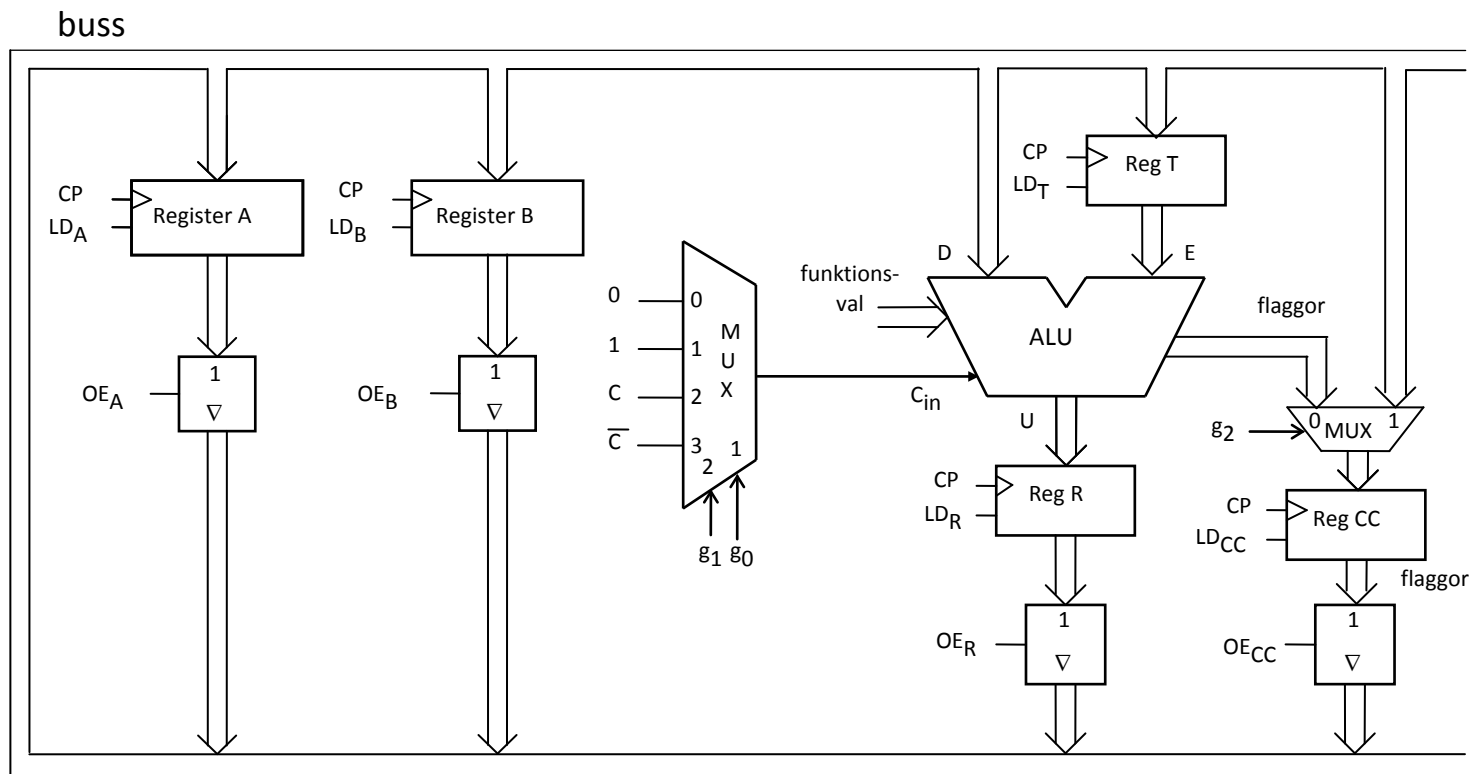
För övningsuppgifterna 7.3 och 7.4 gäller systemet i figur 7.30 eller 7.32.



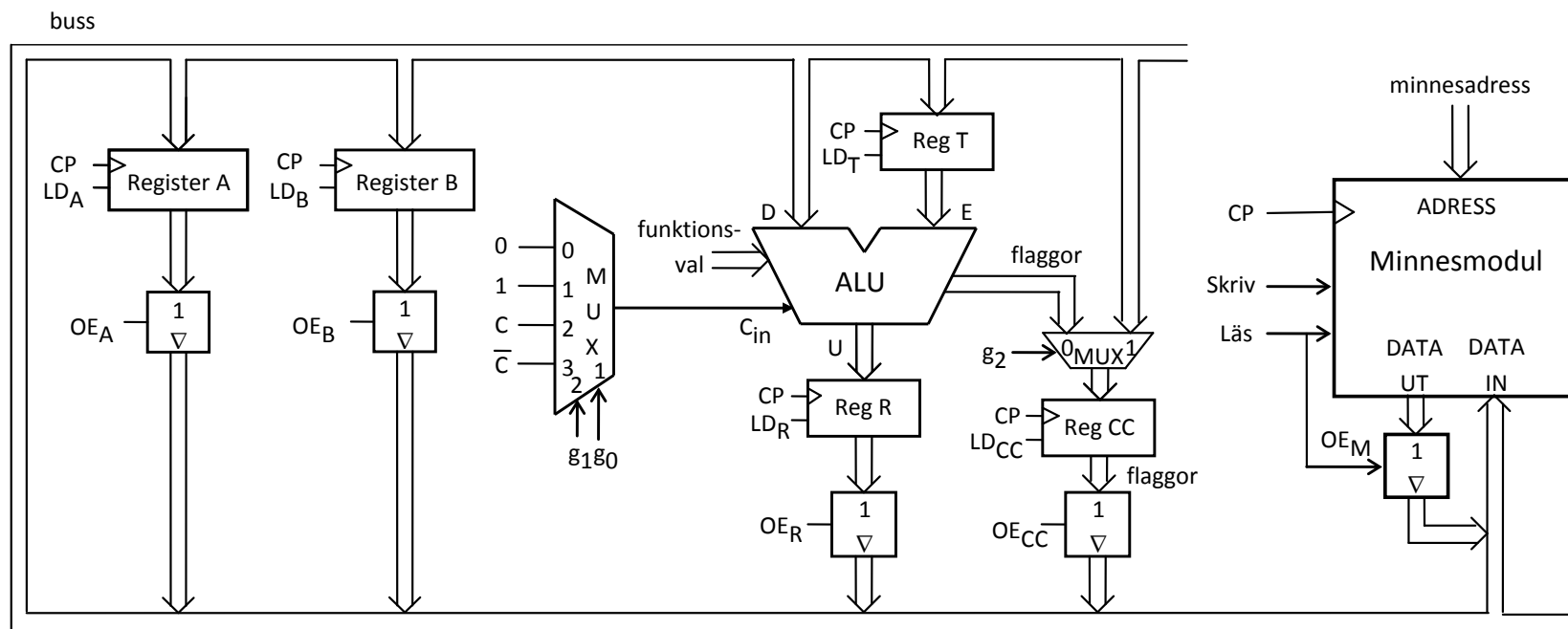
- ALU:ns **logik-** och **aritmetikoperationer** på indata **D** och **E** definieras av ingångarna **Funktion (F)** och **C_{in}** enligt tabellen.
F = (f₃, f₂, f₁, f₀)
- "+" och "-" i tabellen avser **aritmetiska operationer**
- med **D_{1k}** menas att samtliga bitar i **D** inverteras

För ALU:n gäller:

f ₃ f ₂ f ₁ f ₀	U = f(D,E,C _{in})
0 0 0 0	0
0 0 0 1	D
0 0 1 0	E
0 0 1 1	D _{1k}
0 1 0 0	E _{1k}
0 1 0 1	D OR E
0 1 1 0	D AND E
0 1 1 1	D XOR E
1 0 0 0	D + C _{in}
1 0 0 1	D – 1 + C _{in}
1 0 1 0	D + E + C _{in}
1 0 1 1	D + D + C _{in}
1 1 0 0	D – E – 1 + C _{in}
1 1 0 1	0
1 1 1 0	0
1 1 1 1	FFH



Figur 7.30 Dataväg med register och ALU.



Figur 7.32 Dataväg med RWM.

7.3 Gör för respektive operation en tabell med tabellhuvudet:

Klock-cykel	OEA	OEB	OER	LDA	LDB	LDT	LDR	LDCC	g2	g1	g0	ALU-funktion	RTN
-------------	-----	-----	-----	-----	-----	-----	-----	------	----	----	----	--------------	-----

och fyll sedan i styrsignalernas värden för de klockcykler som behövs för att verkställa operationen.

Tag inte hänsyn till eventuellt overflow.

Kolumnen **Klockcykel** längst till vänster skall ange klockcykelns nummer.

ALU-funktion skall ange funktionen som ALU:n skall utföra.

Kolumnen **RTN** skall ge RTN beskrivningen för deloperationerna på aktuell rad.

- a) Innehållet i register A skall användas för att göra bitvis-OCH-operation med innehållet i register B. Resultat skall placeras i register B.

RTN: $A \text{ AND } B \rightarrow B$, Innehållet i register A får inte ändras.

- e) RTN: $5 \cdot B - 3 \cdot A \rightarrow A$, flaggor $\rightarrow CC$, register B får inte ändras.
Diskutera flaggbildningen.

7.4 Gör för respektive operation en tabell med tabellhuvudet:

Klock- cykel	OE _A	OE _B	OE _R	LD _A	LD _B	LD _T	LD _R	LD _{CC}	g ₂	g ₁	g ₀	ALU- funktion	Läs	Skriv	Minnes- adress	RTN
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	------------------	----------------	----------------	----------------	------------------	-----	-------	-------------------	-----

Kolumnen Klockcykel längst till vänster skall ange klockcykelns nummer.

Kolumnerna Läs och Skriv skall ange när läsning eller skrivning skall utföras i minnet.

Vid läsning i minnet (Läs=1) läggs minnesinnehållet ut på bussen på samma sätt som ett registerinnehåll.

Skrivning i minnet (Skriv = 1) verkställs vid positiv klockpulsflank.

I kolumnen ALU-funktion skrivs vilken operation som avses t ex D+E+C_{in}.

Val av C_{in} som 0, 1 eller C-värdet från register CC anges i kolumnerna g₁ och g₀.

Det får förutsättas att summan ryms i 16 bitar. Innehållen i register A och B får inte ändras. 16-bitars tal lagras i minnet med mest signifikant del på den lägsta av två närliggande adresser.

Tecknet ":" i RTN-beskrivningen A:B betyder att innehållen i register A och B betraktas som ett 16-bitars tal, dvs skrives ihop till ett 16-bitars tal.

- a) Innehållen i register A och B betraktas tillsammans som ett 16-bitars tal med den mest signifikanta delen i register A. Detta 16-bitars tal skall adderas till ett annat 16-bitars tal som finns i minnet på adresserna 20H och 21H. Resultatet (16 bitar) skall läggas på adresserna 22H och 23H.

RTN: A:B + M(20H):M(21H) → M(22H):M(23H), flaggor → CC