

Vad vi gör under läsvecka 5

Under denna veckan lär vi oss hur man ansluter minnesmoduler- och in-/utportar i ett datorsystem med den kommersiella processorn CPU12, som har 16-bitars adressbuss.

I mån av tid kommer vi i slutet av veckan visa hur man konstruerar en sk. bitsekvens-detektor, som är ett exempel på ett mera generellt synkront sekvensnät.

Anslutning av minnesmoduler och in-/utportar till CPU12-buss

Hur man bestämmer adressområde och bildar aktiveringssignaler ("chip select") för minnesmoduler och portar.

Konstruktion av enkla synkrona sekvensnät

Principen för hur man konstruerar enkla generella synkrona sekvensnät illustreras med konstruktion av en bitsekvensdetektor ($\approx$ elektroniskt lås).

Under läsvecka 5 fortsätter vi förbereda laboration 4 som utförs under läsvecka 6 eller 7.

(De uppgifter i arbetsboken och de hemuppgifter i lab-PM som anges på försättsbladet till laboration 4 skall arbetas igenom före laboration 4.)

Observera att PM för laboration 4 är uppdaterat och finns tillgängligt via länk från websidan "kursdokument".