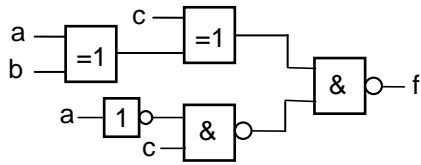


2. $f = a'c + a'b'c' + a'bc + abc' + ab'c = a'c + a'(b'c' + bc) + a(bc' + b'c) =$
 $= a'c + a'(b \oplus c)' + a(b \oplus c) = a'c + [a \oplus (b \oplus c)]' = a'c + (a \oplus b \oplus c)'$
alt: $b'c + (a \oplus b \oplus c)'$
 $a'b' + (a \oplus b \oplus c)'$



		cd			
		00	01	11	10
ab	00	1	1	1	1
	01	0	0	1	1
	11	1	1	0	0
	10	0	0	1	1

(4p)

3.

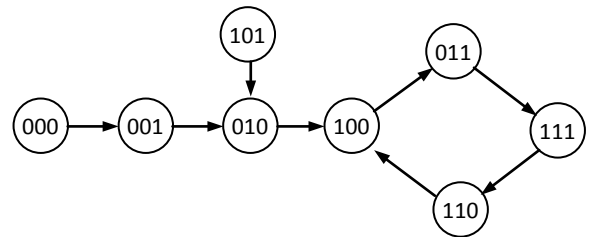
a)

T	Q ⁺
0	Q
1	Q'

(1p)

b) $J_2 = q_1, K_2 = q_1'; J_1 = q_2 + q_0, K_1 = q_0'; J_0 = q_1', K_0 = q_2 + q_1'$

q ₂	q ₁	q ₀	J ₂	K ₂	J ₁	K ₁	J ₀	K ₀	q ₂ ⁺	q ₁ ⁺	q ₀ ⁺
0	0	0	0	1	0	1	1	1	0	0	1
0	0	1	0	1	1	0	1	1	0	1	0
0	1	0	1	0	0	1	0	0	1	0	0
0	1	1	1	0	1	0	0	0	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1
1	0	1	0	1	1	0	1	1	0	1	0
1	1	0	1	0	1	1	0	1	1	0	0
1	1	1	1	0	1	0	0	1	1	1	0



(5p)

4. $7A - 5B = 2A + 5(A - B)$

CP	RTN	Styr signaler (=1)
1	B → T	OE _B , LD _T
2	A - T → R	OE _A , f ₃ , f ₂ , g ₀ , LD _R
3	2R → R, R → T	OE _R , f ₃ , f ₁ , f ₀ , LD _R , LD _T
4	2R → R	OE _R , f ₃ , f ₁ , f ₀ , LD _R
5	R + T → R	OE _R , f ₃ , f ₁ , LD _R
6	A → T	OE _A , LD _T
7	R + T → R	OE _R , f ₃ , f ₁ , LD _R
8	R + T → R	OE _R , f ₃ , f ₁ , LD _R
9	R → A	OE _R , LD _A

(4p)

5. a)

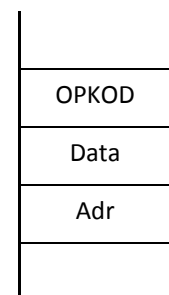
State	S-term	RTN-beskrivning	Styr signaler (=1)
Q ₅	Q ₅ ·I _{xx}	PC → MA, PC+1 → PC	OE _{PC} , LD _{MA} , IncPC
Q ₆	Q ₆ ·I _{xx}	M → T	MR, LD _T
Q ₇	Q ₇ ·I _{xx}	A + T → R, Flags → CC	OE _A , f ₃ , f ₁ , LD _R , LD _{CC}
Q ₈	Q ₈ ·I _{xx}	R → A, (Next Fetch)	OE _R , LD _A , NF

Från början pekar PC på minnesordet efter OP-koden.
Q₅: Minnet adresseras med innehållet i PC, som också ökas med ett.
Q₆: Dataordet efter OP-koden laddas i T-reg.
Q₇: A och minnesordet efter OP-koden adderas och flaggorna laddas.
Q₈: Summan till A.

Detta är instruktionen ADDA #Data (3p)

b)

State nr	S-term	RTN-beskrivning	Styr signaler (=1)
Q ₅	Q ₅ ·I _{FE}	PC → MA, PC+1 → PC	OE _{PC} , LD _{MA} , IncPC
Q ₆	Q ₆ ·I _{FE}	M → T	MR, LD _R
Q ₇	Q ₇ ·I _{FE}	PC → MA, PC+1 → PC	OE _{PC} , LD _{MA} , IncPC
Q ₈	Q ₈ ·I _{FE}	M → MA	MR, LD _{MA}
Q ₉	Q ₉ ·I _{FE}	M + T → R, Flags → CC	MR, f ₃ , f ₁ , LD _R , LD _{CC}
Q ₁₀	Q ₁₀ ·I _{FE}	R → M, (Next Fetch)	OE _R , MW, NF



(4p)

6.

a) Under RESET-fasen bildar ALU:n adressen FF_{16} som laddas i R-registret och sedan flyttas till MA-registret. Därefter läser processorn innehållet på adressen FF_{16} , som skall vara startadressen till det program man vill starta, lägger den i PC och övergår till FETCH-fasen. **(2p)**

b) Programräknaren PC innehåller adressen till nästa instruktion eller del av instruktion. PC håller alltså reda på var programmet finns i minnet. **(2p)**

c) BHI (>) avser tal utan tecken. För 8-bitars tal gäller då talintervallet $[0, 255]$. $\$80 = 128$
Hoppvillkoret blir: $W - 128 > 0$ eller $W > 128$, dvs. $128 < W \leq 255$. **(2p)**

d) BLE (\leq) avser tal med tecken. För 8-bitars tal gäller då talintervallet $[-128, 127]$. $\$40 = 64$
Hoppvillkoret blir $W - 64 \leq 0$ eller $W \leq 64$, dvs. $-128 \leq W \leq 64$.

Eftersom negativa värden ersätts med 2-komplementet av motsvarande positiva värde delar vi upp intervallet i en positiv och en negativ del:

$$0 \leq W \leq 64 \text{ och } -128 \leq W \leq -1.$$

Verkligt värde för den negativa delen blir då: $256 - 128 \leq W \leq 256 - 1$ eller $128 \leq W \leq 255$ **(3p)**

e)

Adr	Data (Hex)	~	Läge	
-			XVAL	EQU -10
-				ORG \$80
80	6C	5	TIME	PSHA
81	6F	5		PSHX
82	11 F6	4	LOOP	LDX #XVAL
84	E1	4	LOOPX	INX
85	00	3		NOP
86	5E FC	5		BNE LOOPX 84-88=FC
88	44	4		DECA
89	5D 02	5		BEQ TEXIT 8D-8B=02
8B	5A F5	5		BRA LOOP 82-8D=F5
8D	73	4	TEXIT	PULX
8E	70	4		PULA
8F	6A	4		RTS

(3p)

f) $\underline{T} = 7+5+5+(4+(4+3+5)*10+4+5+5)*5-5+4+4+4 = 24+(18+120)*5 = 24+690 = \underline{714 \text{ klockpulser } (\mu\text{s})}$ **(3p)**

g)

Adr	Data (Hex)			
1F	-	ORG	\$20	
20	0B 41	LDAA	\$41	Hämta PLB
22	28 43	ADDA	\$43	Addera med QLB
24	13 45	STAA	\$45	Lagra RLB
26	0B 40	LDAA	\$40	Hämta PHB
28	2C 42	ADCA	\$42	Addera med QHB och carry
2A	13 44	STAA	\$44	Lagra RHB
2C	-			

(3p)

7.

START	EQU	\$30	Programstart
BOS	EQU	\$F0	Bottom of stack
DIPSW	EQU	\$FD	Inport för DIPSWITCH
LED	EQU	\$FE	Utport för LED-display
	ORG	START	
	LDS	#BOS	Init stack
	LDX	#BITTAB	Pekare till bitmönstertabell
	CLRB		Räknare för tabellindex
RLOOP	LDAA	DIPSW	Läs switchar
	ANDA	##%10000001	Maska fram bit 0 och 7
	CMPA	##%00000001	Mönster för minskning av index
	BNE	NODEC	Ingen minskning, kolla ökning
	DECB		Minska variabel modulo 8
	BRA	RUN	Högerflyt
NODEC	CMPA	##%10000000	Mönster för ökning av index
	BNE	RUN	Ingen ökning. Inget flyt
	INCB		Öka variabel modulo 8. Vänsterflyt
RUN	ANDB	##%00000111	Maska bort bit 3-7(Räkna modulo 8)
	LDAA	B,X	Hämta värde från bitmönstertabell
	STAA	LED	Visa ljus
	JSR	DELAY	Vänta
	BRA	RLOOP	

(6p)